

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2 0 0 4 年 6 月 1 0 日

出 願 番 号

Application Number:

特 願 2 0 0 4 - 1 7 2 1 4 1

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号

The country code and number  
of your priority application,  
to be used for filing abroad  
under the Paris Convention, is

J P 2 0 0 4 - 1 7 2 1 4 1

出 願 人

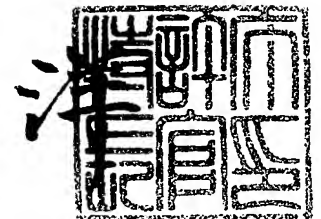
Applicant(s):

松下電器産業株式会社

2 0 0 5 年 6 月 1 5 日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

小 川



【官 報 号】	特 許 願
【整理番号】	2161860201
【提出日】	平成16年 6月10日
【あて先】	特許庁長官殿
【国際特許分類】	H01K 1/16
【発明者】	
【住所又は居所】	大阪府門真市大字門真 1 0 0 6 番地 松下電子部品株式会社内
【氏名】	恒岡 道朗
【発明者】	
【住所又は居所】	大阪府門真市大字門真 1 0 0 6 番地 松下電子部品株式会社内
【氏名】	菅谷 康博
【発明者】	
【住所又は居所】	大阪府門真市大字門真 1 0 0 6 番地 松下電子部品株式会社内
【氏名】	勝又 雅昭
【発明者】	
【住所又は居所】	大阪府門真市大字門真 1 0 0 6 番地 松下電子部品株式会社内
【氏名】	藤原 城二
【特許出願人】	
【識別番号】	000005821
【氏名又は名称】	松下電器産業株式会社
【代理人】	
【識別番号】	100097445
【弁理士】	
【氏名又は名称】	岩橋 文雄
【選任した代理人】	
【識別番号】	100103355
【弁理士】	
【氏名又は名称】	坂口 智康
【選任した代理人】	
【識別番号】	100109667
【弁理士】	
【氏名又は名称】	内藤 浩樹
【手数料の表示】	
【予納台帳番号】	011305
【納付金額】	16,000円
【提出物件の目録】	
【物件名】	特許請求の範囲 1
【物件名】	明細書 1
【物件名】	図面 1
【物件名】	要約書 1
【包括委任状番号】	9809938

【請求項 1】

内部に回路電極を有する多層配線基板と、この多層配線基板の上面に設けられた第 1、第 2 の電源端子電極と、前記多層配線基板の下面に設けられるとともに前記第 1 の電源端子電極に接続された外部接続用電源電極と、前記多層配線基板の上面に実装されるとともに前記第 1、第 2 の電源端子電極と接続された実装部品とを備え、前記第 1、第 2 の電源端子電極および前記実装部品の前記多層配線基板と反対側の面を覆うように絶縁体を設けるとともに、この絶縁体の前記実装部品と反対側の面に前記第 1 の電源端子電極とビアホールを介して接続された電源パターンを設け、前記第 2 の電源端子電極を前記電源パターンとビアホールを介して接続することにより、前記第 2 の電源端子電極を前記第 1 の電源端子電極および前記外部接続用電源電極に接続したことを特徴とする複合型電子部品。

【請求項 2】

ビアホールを抵抗体で形成したことを特徴とする請求項 1 に記載の複合型電子部品。

【請求項 3】

電源パターンの絶縁体と反対側の面に誘電体を設けるとともに、この誘電体の前記電源パターンと反対側の面にアース電極を設けたことを特徴とする請求項 1 に記載の複合型電子部品。

【請求項 4】

多層配線基板の内層部分に内層アース電極を設け、この内層アース電極を前記多層配線基板の側面に露出させアース電極と接続し、この内層アース電極を介して前記アース電極を多層配線基板の下面に設けられた外部接続用アース電極に接続したことを特徴とする請求項 2 に記載の複合型電子部品。

【発明の名称】 複合型電子部品

【技術分野】

【0001】

本発明は、多層配線基板上に実装部品を実装した複合型電子部品に関するものである。

【背景技術】

【0002】

一般に多層配線基板上に制御電圧を必要とする半導体素子のような実装部品を搭載した複合型電子部品は、図3に示されるように多層配線基板1の表面に電源端子電極2を設けこの電源端子電極2に接続されるよう実装部品3を実装するものである。

【0003】

そして、このような複合型電子部品においては、実装部品3に対して同期制御する複数の制御電圧を印加するような場合、多層配線基板1の下面に設けられた外部接続用電源端子4を多層配線基板1の内部で分岐させ引き回すことにより複合型電子部品の制御を簡素化していた。

【0004】

なお、この出願の発明に関する先行技術文献情報としては、例えば、特許文献1が知られている。

【特許文献1】 特表平5-500136号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、近年、携帯電話やW-LANなどの小型無線通信機器における小型化要望が強まる中、多層配線基板1上に多くの制御を必要とする実装部品3を搭載すれば、多層基板1内における電源経路の引き回し部分5は、多層配線基板1内に設けられる他の回路電源6に対して高周波的に不要な結合を引き起こす要素となってしまうため、電極間隔を大きく設定する必要が生じるため、複合型電子部品の小型化が困難なものとなっていた。

【0006】

そこで、本発明はこのような問題を解決し複合型電子部品を小型化することを目的とする。

【課題を解決するための手段】

【0007】

この目的を達成するために本発明は、特に、多層配線基板上に実装部品を搭載した複合型電子部品において、第1、第2の電源端子電極および実装部品の多層配線基板と反対側の面を覆うように絶縁体を設けるとともに、この絶縁体の実装部品と反対側の面に第1の電源端子電極とビアホールを介して接続された電源パターンを設け、第2の電源端子電極を電源パターンとビアホールを介して接続することにより、第2の電源端子電極を第1の電源端子電極および外部接続用電源電極に接続した構成としたのである。

【発明の効果】

【0008】

この構成により、多層配線基板の内層部分で引き回されていた電源経路を回路電極が内在する多層配線基板の外部に移動させることができ、多層配線基板内での不要な結合を抑制できるので複合型電子部品を小型化できるのである。

【発明を実施するための最良の形態】

【0009】

以下、本発明の一実施形態について図を用いて説明する。

【0010】

図1は多層配線基板7上に実装部品8を搭載した複合型電子部品の構造を模式的に示したものであり、多層配線基板7は樹脂絶縁層を積み重ねその層間にコンデンサやインダク

ノはこの同向収出端を構成する凹部電極が設けられる。またこの多層配線基板7の上面には、2つの電源端子電極10、11が設けられ、下面には1つの外部接続用電源端子12が設けられている。

#### 【0011】

また、実装部品8は電源端子電極10、11から入力される制御電圧によりその動作が制御されるものであり、特にこの2つの電源端子電極10、11からの制御電圧の印加は同期制御されるものとして示している。

#### 【0012】

そして、この複合型電子部品においては、同期制御を必要とする2つの電源端子電極10、11および実装部品8の上面を覆うように絶縁体13を設けるとともに、この絶縁体13の上面に一方の電源端子電極10とビアホール14を介して接続された電源パターン15を設け、さらに他方の電源端子電極11を電源パターン15とビアホール16を介して接続することにより、電源端子電極11を電源端子電極10および外部接続用電源端子12に接続した構成としている。

#### 【0013】

この構成によれば、図3を用いて前述した外部接続用電源端子4と電源端子電極2を結ぶ経路から分岐されもう一つの電源端子電極2に向かう引き回し部分5が、多層配線基板7の外部に移動させることができ、多層配線基板7内での不要な結合を抑制できるので、多層配線基板7内に設けられる回路電極9のより高密度な配置が可能となることから、複合型電子部品を小型化できるのである。

#### 【0014】

また、電源パターン15を複合型電子部品の表面に露出することは、この高周波複合部品が取り付けられる周辺機器への影響を与えてしまうことが考えられるので、この電源パターン15の上面を覆うように誘電体17を設け、この誘電体17の上面にアース電極18を配置すれば複合型電子部品のシールド性が確保できるとともに、電源パターン15とアース電極18が誘電体17を介して対応することにより、電源パターン15とアース電極18間に接地容量が形成され、この接地容量が各電源端子電極10、11に接続されることで、実装部品8に対するノイズ低減用のいわゆるバスの役割を果たすことになり、本来であれば各電源端子電極10、11の周辺に設けられていたコンデンサ素子を無くすることが出来るので、複合型電子部品をより小型化できるのである。

#### 【0015】

なお、この複合型電子部品の上面に設けられたアース電極18の接地経路としては、多層配線基板7の下面に外部接続用アース電極19を設け、多層配線基板7の内層部分に外部接続用アース電極19とビアホール20で接続された内層アース電極21を設け、この内層アース電極21の端部を多層配線基板7の側面に露出させ、この露出部分にアース電極18を接続することで容易に確保できるのである。

#### 【0016】

これを実現する工法としては、例えば図2に示されるごとく、複数の多層配線基板7を多数個取りするための大判基板22上に実装部品8を適宜実装し、ついで、その上面に大判絶縁体23を載置する。そして、その表面に適宜電源パターン15を選択的に形成する。次に大判誘電体24を載置し、それらを一体化した後大判基板22の下面側の一部分が残る状態でかつ内層アース電極21が露出するようハーフダイシングし、その表面にアース電極18を形成した後に個片に分割すれば実現することが出来るのである。

#### 【0017】

なお、先に述べた図1に示される電源パターン15と電源端子電極10、11を接続するビアホール14、16は、通常Ag系などの導電性の高い電極ペーストを用いて形成されるものであるが、このビアホール14、16が制御電圧を印加する経路を形成するものであるので、このビアホール14、16に抵抗成分を付加することで実装部品8に対するブルアップ抵抗やブルダウン抵抗をビアホール14、16内に形成することが出来るので、より複合型電子部品を小型化できるのである。

【 0 0 1 8 】

また、ビアホール 14, 16 に抵抗成分を付加するにおいては、導電性の高い電極ベースに抵抗成分を有するペーストを付加する、或いはビアホール 14, 16 を抵抗成分を有するペーストで形成することで、自在に抵抗成分を付加することができるのである。

【 0 0 1 9 】

なお、上述した一実施形態における複合型電子部品では同期制御を必要とする 2 つの電源端子電極 10, 11 に接続された実装部品 8 を多層配線基板 7 に 1 つだけ実装した構成を挙げて説明したが、本発明はこの実施形態に限定されるものではなく、特に図示はしていないが実装部品 10, 11 に加えさらに多数の電源端子電極を有するようなものであって同期制御を必要とする電源端子電極間を接続する場合や、多層配線基板 7 に複数の実装部品 8 を実装し異なる実装部品において同期制御を必要とする電源端子電極間を接続する場合においても同様の作用・効果を奏するものである。

【産業上の利用可能性】

【 0 0 2 0 】

本発明にかかる複合型電子部品は、小型化できるという効果を有し、特に W-LAN 用カードや携帯電話などのように小型化が望まれる無線通信機器用途において有用である。

【図面の簡単な説明】

【 0 0 2 1 】

【図 1】 本発明の一実施形態における複合型電子部品を模式的に示す断面図

【図 2】 同複合型電子部品の製造方法を示す図

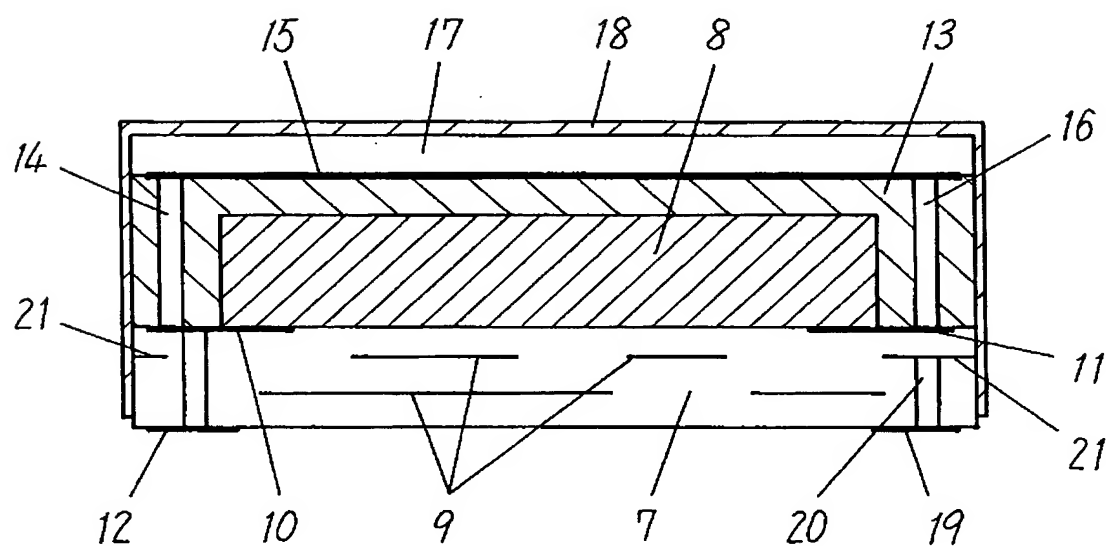
【図 3】 従来の複合型電子部品を模式的に示す断面図

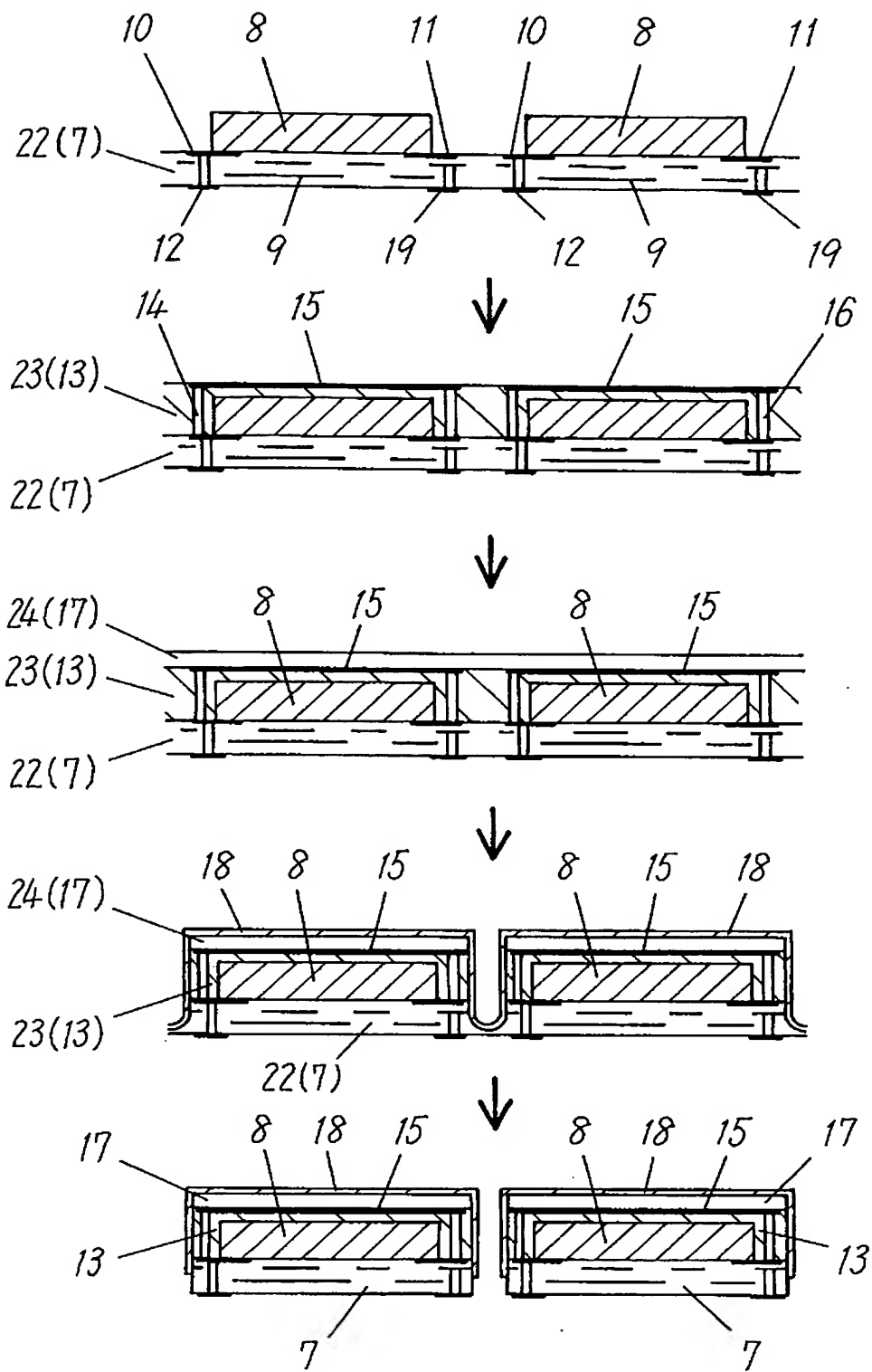
【符号の説明】

【 0 0 2 2 】

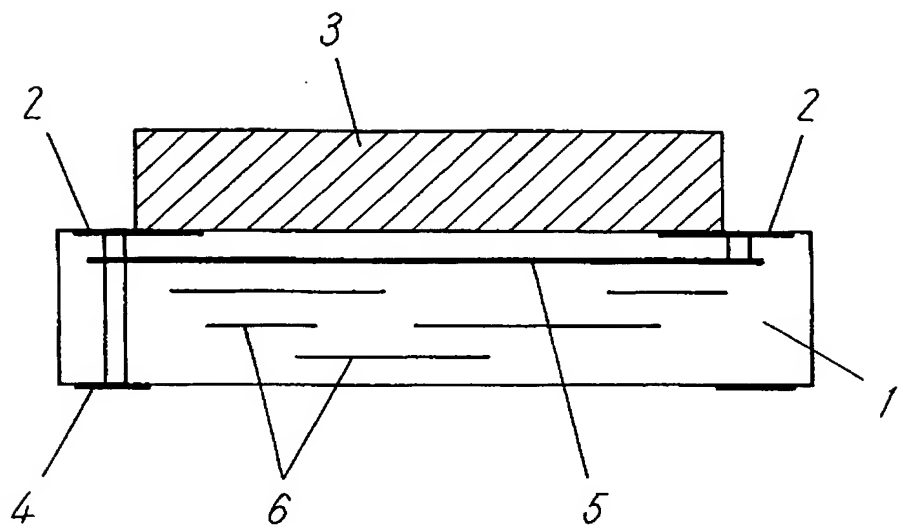
- 7 多層配線基板
- 8 実装部品
- 9 回路電極
- 10, 11 電源端子電極
- 12 外部接続用電源端子
- 13 絶縁体
- 14, 16 ビアホール
- 15 電源パターン
- 18 アース電極
- 19 外部接続用アース電極
- 21 内層アース電極

- 7 多層配線基板
- 8 実装部品
- 9 回路電極
- 10,11 電源端子電極
- 12 外部接続用電源端子
- 13 絶縁体
- 14,16 ビアホール
- 15 電源パターン
- 18 アース電極
- 19 外部接続用アース電極
- 21 内層アース電極









【要約】

【課題】 本発明は多層配線基板上に実装部品を実装した複合型電子部品に関するものであり、複合型電子部品を小型化することを目的とする。

【解決手段】 特に、多層配線基板 7 上に実装部品 8 を搭載した複合型電子部品において、第 1、第 2 の電源端子電極 10、11 および実装部品 8 の多層配線基板 7 と反対側の面を覆うように絶縁体 13 を設けるとともに、この絶縁体 13 の実装部品 8 と反対側の面に第 1 の電源端子電極 10 とビアホール 14 を介して接続された電源パターン 15 を設け、第 2 の電源端子電極 11 を電源パターン 15 とビアホール 16 を介して接続した構成とする。

【選択図】 図 1

0 0 0 0 0 5 8 2 1

19900828

新規登録

大阪府門真市大字門真 1 0 0 6 番地

松下電器産業株式会社

# Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/008140

International filing date: 28 April 2005 (28.04.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP  
Number: 2004-172141  
Filing date: 10 June 2004 (10.06.2004)

Date of receipt at the International Bureau: 30 June 2005 (30.06.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland  
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse